

9. Übung

Vorlesung Rechnerstrukturen WS 1999/2000

1. Gegeben sei ein Hauptspeicher der Größe 1 KB sowie ein Cache mit 8 Zeilen, wobei jede Zeile ein 32-Bit Datenwort aufnehmen kann. Der Cache verwende die LRU-Ersetzungsstrategie. 4 P
Die CPU greife auf den Speicher aufgrund des folgenden Referenzstrings zu (Adreßangaben in Hexadezimal):
54, 58, 104, 5C, 108, 60, F0, 64, 54, 58, 10C, 5C, 110, 60, F0, 64
Zu Beginn sei der Cache leer. Skizzieren Sie den Ablauf der Speicherzugriffe, indem Sie jeweils angeben
 - ob der Zugriff zu einem hit oder einem miss führt
 - inwiefern sich der Inhalt des Caches verändertBetrachten Sie dabei folgende Cachetypen
 - a. direct mapped, mit Bit 2-4 einer Adresse als Index und Bit 5-9 als Tag
 - b. direct mapped, mit Bit 7-9 als Index und Bit 2-6 als Tag
 - c. 2-way set associative mit Bit 2-3 als Index und Bit 4-9 als Tag
 - d. fully associativeDiskutieren Sie jeweils kurz die Hitraten.
2. Bearbeiten Sie die gleiche Fragestellung wie in Aufgabe 1 für folgenden Referenzstring: 4 P
0, 4, 8, 10, 14, 18, 1C, 24, 28, 2C, 30, 34, 38, 3C, 40, 44, 48, 4C, 50, 54, 58, 5C
3. Ein 2-way set associative Cache eines System mit 32-Bit Adressen speichere je ein 4-Byte Wort je Zeile und habe eine Kapazität von 128 K Bytes. Adressiert wird auf Byteebene. 6 P
 - a. Wieviele Bits werden für Index und Tag benötigt?
 - b. Welchen Index haben die hexadezimalen Adressen 0284A482, 01148C89, 0038CF00 und 0038CF01?
 - c. Welche der Adressen aus b können parallel im Cache gehalten werden?
4. Ein Cache habe eine Zugriffszeit von 6 ns. Die Zugriffszeit des Hauptspeichers betrage 60 ns. Wie hoch ist die effektive Zugriffszeit bei einer Hitrate von 3 P
 - a. 87%
 - b. 90%
 - c. 95%
5. Diskutieren Sie die Vor- und Nachteile von separaten Daten- und Instruktionscaches gegenüber einem gemeinsamen Cache. 10 P

Ausgegeben: 21.01.2000

Abgabe: bis spätestens Freitag 28.01.2000 *vor* der Vorlesung