

Rechnerstrukturen

Wintersemester 2005/2006

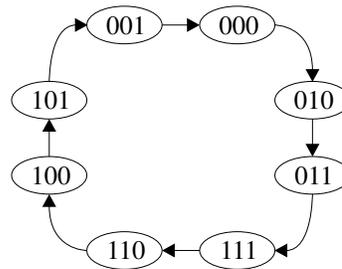
6. 3bungsblatt

Abgabetermin: 11.01.06 und 12.01.06 in der 3bung

Aufgabe 1:

4+4+4 Punkte

Gegeben sei folgendes Zustandsdiagramm. Hierbei sei jeder Zustand im folgenden mit $Q_2Q_1Q_0$ bezeichnet.



1. Geben Sie die Wertetabelle zu dem gegebenen Zustandsdiagramm an. Stellen Sie zus3tzlich in der Tabelle das Togglen von Q_0 , Q_1 und Q_2 dar (d.h. die Belegung von Q_0 nach Q'_0 , Q_1 nach Q'_1 bzw. Q_2 nach Q'_2 wechselt zwischen 0 und 1).
2. Ermitteln Sie die minimierten 3bergangsfunktionen (ohne Beachtung von eventuellen statischen Hazards) mittels Karnaugh-Diagramm und realisieren Sie den Automaten mittels D-Flip-Flops.
3. Realisieren Sie den Automaten mittels J-K-Master/Slave Flip-Flops im Toggle/Hold-Modus (d.h. J und K werden immer gleich belegt). Verwenden Sie hierzu die aus (1) ermittelten Togglebits.

Aufgabe 2:

6+1 Punkte

Realisieren Sie einen "1 aus 16"-Decoder. Verwenden sie dabei ausschlie3lich "1 aus 4"-Decoder. Welches Laufzeitverhalten hat diese Art der Realisierung allgemein?

Aufgabe 3:

2+6+3+1 Punkte

Realisieren Sie einen n-Bit-Komparator.

1. Zeichnen sie eine Blackbox mit allen ben3tigten Ein- und Ausg3ngen.
2. Realisieren Sie zuerst einen kaskadierbaren 1-Bit Komparator. Geben sie die Blackbox, die Wertetabelle und das Schaltnetz an.
3. Realisieren sie den n-Bit-Komperator unter Verwendung von 1-Bit-Komparatoren.
4. Wie ist das Laufzeitverhalten ihrer Realisierung?

Aufgabe 4:

4+4+1 Punkte

Es soll ein kaskadierbarer n-Bit-Subtrahierer-Baustein entworfen werden. Dazu sei zunächst die Wahrheitstabelle für einen 1-Bit binären Subtrahierer analog zum bekannten Halbaddierer gegeben:

A	B	$Diff$	B_{Left}
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

$Diff$ ist das resultierende Differenzbit, während B_{Left} angibt, ob von der nächsthöherwertigen Stelle geborgt werden mußte.

1. Geben Sie die Wahrheitstabelle für einen 1-Bit binären Subtrahierer an analog zum bekannten Volladdierer mit den Dateneingängen A und B , einem borrow from right -Eingang B_{Right} sowie den Ausgängen $Diff$ und borrow request to left B_{Left} .
2. Skizzieren Sie, wie ein 4-Bit-Subtrahierer durch Kaskadierung des in der vorigen Aufgabe entworfenen Bausteins entsteht.
3. Wie muß für eine 4-Bit vorzeichenlose Subtraktion der Eingang B_{Right} des niederwertigsten Bausteins belegt werden? Wie wird ein Subtraktionsunterlauf angezeigt?

Aufgabe 5:

10 Punkte

Erweitern Sie das JK-Master/Slave-Flip-Flop aus der Vorlesung um einen asynchronen Reset-Eingang. Der Ausgang Q des Flip-Flops soll durch Anlegen einer log. 1 am Reset- Eingang unmittelbar auf log. 0 gehen.